

.op
.he Floppycontroller fuer AC 1 (ACC-Dessau) - # -
1. Allgemeines
=====

Diese Baugruppe entstand nach Unterlagen des ACC Berlin. Sie wurde jedoch in bezug auf Adreszbelegung, IS-Auslastung und Signalabsicherung ueberarbeitet und als K 1520 - Karte aufgebaut. Dabei uebernimmt der Systembus die Kopplung mit dem AC 1, und an den Koppelbus wird das Laufwerk angeschlossen. Falls sich der 8 MHz-Takt der Grundkarte verwenden laeszt, kann der Taktgenerator mit seinen Bauelementen entfallen. Der Takt ist dann auf Bruecke B3 einzuspeisen. Zur Funktion sei auf die entsprechende Literatur (Kramer oder Veroeffentlichungen in MP und RFE) verwiesen.

An Meszwerkzeugen wird vor allen Dingen ein Oszi empfohlen, da sich viele Signale so beurteilen lassen.

Die Dokumentation umfasst :

- * Beschreibung
- * Stueckliste
- * Stromlaufplan
- * Bestueckungsplan

2. Funktion =====

2.1. Adreszselektion

Die Adreszselektion erfolgt ueber einen 8 Bit-Datenkomperator (D02). Dieser vergleicht die Adressen AB03 mit L , AB04 .. AB07 mit der Einstellung der Bruecke A und die Signale /M1 mit H und /IORQ mit L. Wenn diese Bedingung erfuehlt ist, liegt am Ausgang (Pin 19) ein L an. Damit werden die Decoder D03 und D04 und der Treiber D01 aktiviert. Der Dekoder D03 stellt mit dem AND-Gatter D05 die internen Signale /RD und /WR bereit. Das /WR steuert verzoeigert mit C07 die Richtungsschaltung des Bustreibers. Ohne diese Verzoeigerung arbeitet der Treiber nicht. Die Verknuepfung der Signale AB0, /WR und /RD erfolgte auf Grund eines Hinweises in der Literatur, damit es zu keinen falschen Signalspielen am FDC kommt (/WR bei AB0=1 oder bei /RD=L).

Fuer den AC 1 wurde die Grundadresse 40h gewaehlt. Die einzelnen Gruppen haben damit folgende Adressen :

FDC	40h, 41h	- Status FDC
WAIT-Gen.	42h, 43h	- Daten FDC
DL175	44h, 45h	- Aktivierung WAIT
TC	44h, 45h	- wird mit gesetztem Bit4 ausgeloeost

.pa
Die Bruecke A stellt die Grundadressen wie folgt ein :

Adreszbereich	1-2	3-4	5-6	7-8
00 ... 07	*	*	*	*
10 ... 17	-	*	*	*
20 ... 27	*	-	*	*
30 ... 37	-	-	*	*
40 ... 47	*	*	-	*
:				
:				
e0 ... e7	*	-	-	-
f0 ... f7	-	-	-	-

* - Verbindung
- - keine Verbindung

2.2. Taktgenerator

Fuer die Erzeugung der 8 MHz wurde ein Standart-Quarz-Oszillator eingesetzt, wie er in der Mikrorechentechnik ueblich ist. Bei einer externen Einspeisung (z.B. vom AC1 aus) kann er entfallen. Ueber einen Frequenzteiler (D13) wird er auf 4 MHz geteilt und dem Controler (D11) zugefuehrt. Weiterhin wird ueber D12 der Schreibtakt gewonnen und ebenfalls dem FDC zugefuehrt.

Dieser Takt ist ein 500 kHz-Takt mit 250 ns Pulsbreite.

2.3. Datenschreibsignal /WD

Das Signal /WD wird aus den Prekompensationssignalen PS0 und PS1 gewonnen. Mittels der beiden AND-Gatter von D15 ist eine Freigabe bzw. Sperrung der Signale PS0/PS1 in Abhaengigkeit des DB2 moeglich. Aus einer NOR-Verknuepfung (D14) zwischen PS0 und PS1 entstehen die Signale PS0, /(PS0&PS1) und PS1 die auf den Dateneingaengen 5, 6 und 7 eines 8 auf 1 Multiplexers (D17) liegen.

Die Anwahl der zeitlichen Reihenfolge der drei Datenleitungen wird durch die Eingaenge A0 .. A2 festgelegt. A0 und A1 werden aus den Teilungsverhaeltnissen Q1 und Q2 des Zaehlers D12 gewonnen. Der Eingang A2 wird fuer die wahlweise Sperrung bzw. Freigabe des Multiplexers in Abhaengigkeit vom WRD-Signal des FDC mit Hilfe des FF D13 genutzt. Vom ausgang des Multiplexers gelangt das Signal WD ueber D20 negiert als /WD auf den

Koppelbus.

.pa
2.4. Auswertung der Daten DB0 ... DB4
~~~~~

Waehrend die Datenbits DB0 ... DB3 in einem D-FF aufgefangen und gespeichert werden, dient DB4 zum Ausloesen eines WAIT-Signals. Dies dient der Aufgabe den Datenlese- und -schreibprozess mit der CPU zu synchronisieren. Dadurch ist auch ein Polling bis unter 2MHz Taktfrequenz moeglich. Dies funktioniert folgendermassen:

Dem FDC werden die notwendigen Lese- bzw. Schreibbefehle uebermittelt. Anstelle der dann laufenden Abfrage des Statusbits wird ein WAIT ausgleloest. Dieses wird entweder durch den INT-Ausgang des FDC oder nach Ablauf von ca. 20 uS aufgehoben. Damit ist auch der REFRESH-Vorgang nicht in Frage gestellt.

Die Datenbits DB0 ... DB3 werden wie folgt genutzt:

DB0 -> Motorschaltung LW 1  
DB1 -> WAIT-Ruecksetzen  
DB2 -> Prekompensation ein/aus  
DB3 -> Motorschaltung LW 2

.pa  
3. Aufbau  
=====

Zuerst wird die LP beschnitten und gebohrt. Danach sollte eine optische Kontrolle speziell der Durchfuehrungen auf Feinschluesse und Risse. Die gefundenen Fehler werden dann mittels Draht behoben. Es empfiehlt sich ebenfalls die gesamte Platte beidseitig zu verzinnen. Falls hierzu Loetessenz oder aehnliches (eignet sich sehr gut) benutzt wurde, ist die Platte anschliessend gruendlich zu reinigen. Rueckstaende haben verheerende Wirkung.

Als naechstes sollten alle nicht durch passive Bauelemente benutzten Bohrungen durchkontaktiert werden. Auch die Bohrungen in die spaeter die IS eingesetzt werden, sollten mit duennem Draht durchkontaktiert werden. Anschliessend werden die Steckverbinder eingebaut. Der Einbau der Stuetzkondensatoren wird nicht extra erwaehnt. Es sollte zu jedem IS der jeweilige Cs mit eingebaut werden.

Falls der Quarzgenerator benoetigt wird, beginnt der Aufbau mit diesem (D08, Q, R22, R23 und C2). Als naechstes werden D07 und D13 eingebaut und die Bruecke B 2-3 bzw. die externe Einspeisung realisiert. Jetzt kann man die Frequenzteilung auf 4 MHz kontrollieren. Diese muss auch D12/5 und D11/19 nachzuweisen sein. Nun koennen D12, D06 und D05 eingesetzt werden. Auch hier werden an den einzelnen Pins die Signale getestet. Es muss die entsprechende Verknuepfung nachweisbar sein.

Als naechstes wird die Adreszdekodierung aufgebaut. Hierzu gehoeren D01, D02, D03, D04 und Gatter von den schon eingebauten D05 und D06. Ebenso die Widerstaende R08 ... R11 und C07. Die Bruecken A 1-2, 3-4 und 7-8 werden geschlossen. Jetzt kann die Platte mit dem AC 1 verbunden werden. Dann wird folgendes Programm mit M 2000 eingegeben :

```
2000 3e 55      ld  a,55h
2002 d3 45      out (45h),a
2004 3e aa      ld  a,0aah
2006 d3 45      out (45h),a
2008 c3 00 20   jp  2000h
```

Diese Programm laeuft unendlich und kann nur mit RESET abgebrochen werden. Als erstes werden die Datenausgaenge von D01 kontrolliert. Hier muessen auf dem Oszi H- und L-Impulse zu sehen sein. Falls dies nicht der Fall ist, werden Pin 9 (OE) und 11 (DIR) kontrolliert. Hier muessen L-Impulse vorhanden sein. Wenn dies der Fall ist, sollte C07 gewechselt werden. Ansonsten werden D02/19 (OE) oder D03 und D04 (DIR) kontrolliert. Hier muessen L-Impulse nachweisbar sein.

Wenn die Funktion in Ordnung ist, werden D09, D18, D19, R01...R04, VD1, VD2, C03, C04 und C08 bestueckt. Hier kann mit dem gleichen Programm gearbeitet werden. An den Ausgaengen von D09 sind dann Rechteckfolgen sichtbar. Wenn an den Ausgaengen von D18 und D19 ein Pull-Up-Widerstand von ca. 1 KO gegen 5P angeschlossen wird, sind hier im Ruhestand 5P und nach Programmstart 0V zu messen. Nach Beenden dieses Programms (RESET) geht der Pegel nach einigen Sekunden (3-5) wieder auf 5P. Falls dies nicht der Fall ist, sollte die RESET-Leitung nach D09/1 ueberprueft werden.

Nun kann der Rest bestueckt werden, da es hier kaum noch Pruefmoeglichkeiten gibt. Man sollte jedoch nach Einbau jeder IS mit ihrem Stuetz-C die Stromaufnahme ueberpruefen, um rechtzeitig Schluesse zu erkennen. Weiterhin koennen auch Grundfunktionen der IS ueberprueft werden. Bevor der Controller (D11) - moeglichst mit Fassung - eingesetzt wird, sollte man kontrollieren, ob an seinen Ausgaengen offene DL-Eingaenge und an seinen Eingaengen saubere TTL-Pegel anliegen. Wenn dies der Fall ist, kann D11 eingesetzt werden.

Der Anschluss des Laufwerks erfolgt bei 1.6 - Laufwerken entsprechend der Belegung von X2 (Koppelbus). Bei 1.2 - Laufwerken ist nach RFE H.4/89 zu verfahren. Die LED der Laufwerke glimmt leicht, da der Controller sie laufend auf Bereitschaft abfragt. Nun sollte das entsprechende Formatierungsprogramm geladen und gestartet werden. Wenn dieses

laeuft, kann anschliessend das FDC-Programm gestartet werden, und eine Inhaltsangabe der Diskette erfolgen. Falls es noch nicht laeuft, muessen die Signale vom Laufwerk zum D11 kontrolliert werden. Hier ist besonders auf /WD, /RD, /IX und /RDY hinzuweisen. Falls Format laeuft, aber kein Lesen moeglich ist, sollte speziell /WD mit seiner Erzeugung und /RD mit seiner Auswertung untersucht werden.

Fuer Hinweise und Probleme kann man sich an den ACC - Dessau wenden.  
.pa

Stueckliste FDC  
=====

| lfd. | Anz. | Benennung              | Bezeichnung                       |
|------|------|------------------------|-----------------------------------|
| 1    | 1    | U 8272 04              | D11                               |
| 2    | 2    | DS 8205                | D03, D04                          |
| 3    | 1    | DS 8286                | D1                                |
| 4    | 1    | DS 8283 / 8287         | D20                               |
| 5    | 2    | DL 002                 | D06, D14                          |
| 6    | 2    | DL 004                 | D07, D08                          |
| 7    | 2    | DL 008                 | D05, D15                          |
| 8    | 1    | DL 074                 | D13                               |
| 9    | 1    | DL 123                 | D10                               |
| 10   | 1    | DL 175                 | D09                               |
| 11   | 2    | DL 193                 | D12, D16                          |
| 12   | 1    | DL 251                 | D17                               |
| 13   | 1    | DL 8121                | D02                               |
| 14   | 2    | A 302                  | D18, D19                          |
| 15   | 1    | Quarz 8 MHz            | Q                                 |
| 16   | 2    | SAY 30                 | VD1, VD2                          |
| 17   | 1    | SS 218 o.aehn.         | VT1                               |
| 18   | 7    | Widerst. 220 O         | R01, R02, R12, R13, R14, R15, R16 |
| 19   | 5    | " 330 O                | R17, R18, R19, R20, R21           |
| 20   | 6    | " 1 kO                 | R08, R09, R10, R11, R22, R23      |
| 21   | 1    | " 2,5 kO               | R07                               |
| 22   | 1    | " 4,7 kO               | R24                               |
| 23   | 1    | " 20 kO                | R05                               |
| 24   | 1    | " 10 kO                | R06                               |
| 25   | 2    | " 100 kO               | R03, R04                          |
| 26   | 1    | Kond. 56 pF            | C06                               |
| 27   | 1    | " 330 pF               | C07                               |
| 28   | 1    | " 1,5 nF               | C08                               |
| 29   | 1    | " 2,2 nF               | C05                               |
| 30   | 1    | " 4,7 nF               | C02                               |
| 31   | 17   | " 47 nF                | Cs                                |
| 32   | 2    | Elko 47 uF             | C03, C04                          |
| 33   | 1    | " 200 uF               | C01                               |
| 34   | 2    | Steckverbinder 58 pol. | X1, X2                            |